

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11212115 A**

(43) Date of publication of application: **06.08.99**

(51) Int. Cl.

**G02F 1/136**  
**G09F 9/00**  
**H01L 29/786**

(21) Application number: **10012231**

(22) Date of filing: **26.01.98**

(71) Applicant: **SHARP CORP**

(72) Inventor: **SAITO HISAFUMI**

(54) **ACTIVE MATRIX TYPE LIQUID CRYSTAL  
DISPLAY DEVICE AND ITS MANUFACTURE**

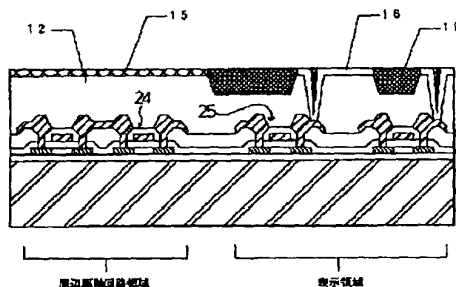
(57) Abstract:

oxide(ITO) having low transmissivity is formed on a TFT  
constituting each driving circuit 24.

COPYRIGHT: (C)1999,JPO

**PROBLEM TO BE SOLVED:** To provide an active matrix  
type liquid crystal display device having bright display  
and high contrast and its manufacturing method.

**SOLUTION:** A base coat film, an active layer, a gate  
insulating film, and gate electrodes are formed on a  
substrate so as to form prescribed shapes. Source areas,  
drain areas and channel areas are formed on the active  
layer. After the formation of respective areas, an  
inter-layer insulating film is formed on the whole  
surface, contact holes are opened to form source  
electrodes and drain electrodes. Then a flattening film  
12 is formed on the whole surface and contact holes are  
opened. Then areas on which pixel electrodes 16 are not  
formed are etched and dug to form recessed parts. Then  
the whole surface is applied with black resin to fill  
the contact holes and recessed parts with the black resin.  
Then the surfaces of the electrodes 16 are  
exposed by etching- back the whole surface to form light  
shielding films 19 on the surfaces of pixel TFTs 25. A  
shield electrode 15 consisting of a transparent and  
electrically conductive thin film such as indium tin



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 11-212115

(43) 公開日 平成 11 年 (1999) 3 月 6 日

(51) Int. Cl. <sup>6</sup>

識別記号

F I

G 0 2 F 1/136

5 0 0

G 0 2 F 1/136 5 0 0

G 0 9 F 9/00

3 4 6

G 0 9 F 9/00 3 4 6 E

H 0 1 L 29/786

H 0 1 L 29/78 6 1 2 B

審査請求 未請求 請求項の数 7

O L

(全 15 頁)

(21) 出願番号 特願平 10-12231

(22) 出願日 平成 10 年 (1998) 1 月 26 日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町 22 番 22 号

(72) 発明者 斎藤 尚史

大阪府大阪市阿倍野区長池町 22 番 22 号

シャープ株式会社内

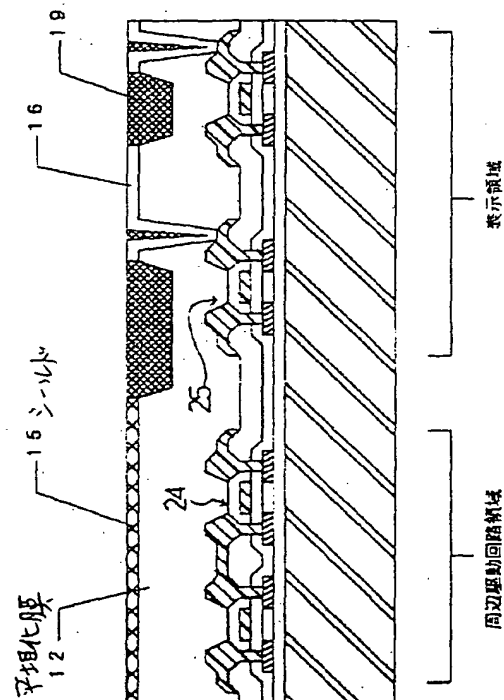
(74) 代理人 弁理士 小池 隆彌

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置およびその製造方法

(57) 【要約】

【課題】 明るく高コントラストを有するアクティブマトリクス型液晶表示装置およびその製造方法を提供する。

【解決手段】 基板上にベースコート膜、活性層、ゲート絶縁膜、ゲート電極を所定の形状に形成する。活性層にはソース領域およびドレイン領域とチャネル領域とを形成する。その後、全面に層間絶縁膜を形成し、コンタクトホールを開口して、ソース電極およびドレイン電極を形成する。この後、全面に平坦化膜 12 を形成し、コンタクトホールを開口する。続いて、平坦化膜 12 の画素電極 16 が形成されていない領域をエッチングにより掘り下げ、凹部を形成する。次に、全面に黒色の樹脂を塗布し、コンタクトホールおよび凹部を黒色の樹脂で埋める。そして、全面をエッチバックして画素電極 16 の表面を露出させることで、画素用 TFT 25 上に遮光膜 19 を形成する。駆動回路 24 を構成する TFT 上には、透過率の低い ITO 等の透明導電性薄膜からなるシールド電極 15 を形成する。



## 【特許請求の範囲】

【請求項1】 画素用スイッチング素子と前記スイッチング素子を駆動するための駆動回路とを同一基板上に形成され、前記スイッチング素子と前記駆動回路とを被覆して表面を平坦とする平坦化膜が形成され、前記平坦化膜に開口されたコンタクトホールを介して、前記スイッチング素子と前記平坦化膜上に形成された画素電極とが電気的に接続されたアクティブマトリクス型液晶表示装置において、

表示領域では、前記画素電極以外の領域および前記コンタクトホールが有色の絶縁膜で埋められるとともに、前記駆動回路の上方領域に黒色化された透明導電性薄膜が形成されていることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】 前記黒色化された透明導電性薄膜は、前記駆動回路の上方領域を覆うとともに、前記表示領域を囲むように前記表示領域の外周に形成されていることを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置。

【請求項3】 前記黒色化された透明導電性薄膜上に、対向基板を貼り合わせるためのシールが形成されていることを特徴とする請求項1または請求項2記載のアクティブマトリクス型液晶表示装置。

【請求項4】 前記有色の絶縁膜は、前記黒色化された透明導電性薄膜の端部に接するように形成されていることを特徴とする請求項1乃至請求項3記載のアクティブマトリクス型液晶表示装置。

【請求項5】 画素用スイッチング素子と前記スイッチング素子を駆動するための駆動回路とを同一基板上に形成し、前記スイッチング素子と前記駆動回路とを被覆して表面を平坦とする平坦化膜を形成し、前記平坦化膜に開口したコンタクトホールを介して、前記スイッチング素子と前記平坦化膜上に形成した画素電極とを電気的に接続するアクティブマトリクス型液晶表示装置の製造方法において、

前記平坦化膜に前記コンタクトホールを形成する工程と、

前記平坦化膜上に透明導電性薄膜を形成する工程と、表示領域に前記画素電極を形成するとともに、前記駆動回路の上方領域を覆うように、前記透明導電性薄膜をパターンニングする工程と、

前記駆動回路の上方領域の透明導電性薄膜を還元する工程と、

前記表示領域における前記画素電極以外の領域および前記コンタクトホールを有色の絶縁膜で埋める工程と、を有することを特徴とするアクティブマトリクス型液晶表示装置の製造方法。

【請求項6】 前記基板を電解液に浸漬し、電圧を印加して前記駆動回路の上方領域の透明導電性薄膜を陰極還元することを特徴とする請求項5記載のアクティブマト

リクス型液晶表示装置の製造方法。

【請求項7】 水素プラズマまたは水素イオンを照射して前記駆動回路の上方領域の透明導電性薄膜を還元することを特徴とする請求項5記載のアクティブマトリクス型液晶表示装置の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、薄膜トランジスタ（以下、TFTと称する）等のスイッチング素子を用いたアクティブマトリクス型液晶表示装置およびその製造方法に関するものであり、特に画素用スイッチング素子と画素用スイッチング素子を駆動するための駆動回路とを同一基板上に形成したドライバ一体型のアクティブマトリクス型液晶表示装置およびその製造方法に関するものである。

【0002】

【従来の技術】 近年、薄型で軽量、かつ低消費電力である利点を有するディスプレイとして液晶表示装置が注目を集めている。中でも、各画素毎にTFT等のスイッチング素子を設け、各画素を制御するようにしたアクティブマトリクス型液晶表示装置は、解像度に優れ、鮮明な画像が得られる等の理由から特に注目されている。

【0003】 従来のスイッチング素子としては、非晶質シリコン薄膜を用いたTFTが知られており、このTFTを搭載したアクティブマトリクス型液晶表示装置が数多く商品化されている。

【0004】 現在、この非晶質シリコン薄膜を用いたTFTに代わるスイッチング素子として、画素電極を駆動させるための画素用TFTと、その画素用TFTを駆動させるための駆動回路とを、一つの基板上に一体形成することができる可能性が有る多結晶シリコン薄膜を用いたTFTを形成する技術に大きな期待が寄せられている。

【0005】 多結晶シリコン薄膜は、従来のTFTに用いられている非晶質シリコン薄膜に比べて高移動度を有しており、高性能なTFTを形成することが可能である。画素用TFTを駆動させるための駆動回路を一つの安価なガラス基板上に一体形成することが実現されると、従来に比べ、製造コストが大幅に低減されることになる。

【0006】 このような多結晶シリコンTFTの活性層となる多結晶シリコン薄膜をガラス基板上に作製する技術としては、ガラス基板上に非晶質シリコン薄膜を堆積した後、600℃程度の温度で数時間～数十時間熱処理して結晶化させる固相成長法、エキシマレーザー等のパルスレーザー光を照射して、その部分の非晶質シリコン薄膜を瞬時に熔融させて再結晶化させるレーザー結晶化法等の方法が提案されている。

【0007】 このアクティブマトリクス型液晶表示装置には、画素電極にITO等の透明導電性薄膜を用いた透

10

20

30

40

50

過型液晶表示装置と、画素電極に金属膜等からなる反射電極を用いた反射型液晶表示装置とが有る。

【0008】本来、液晶表示装置は自発光型のディスプレイではないため、透過型液晶表示装置の場合には、液晶表示装置の背後に照明装置、所謂バックライトを配置して、そこから入射される光によって表示を行っている。また、反射型液晶表示装置の場合には、外部からの入射光を反射電極によって反射させることで表示を行っている。

【0009】反射型液晶表示装置は、バックライトを使用しないため、消費電力は極めて小さいが、使用環境または使用条件、即ち周囲の明るさ等によって表示の明るさおよびコントラストが左右されてしまうという問題を有している。一方、透過型液晶表示装置の場合は、前述のようにバックライトを用いて表示を行うため、消費電力は大きくなるものの、周囲の明るさ等にはほとんど影響されることなく、明るく、高いコントラストを有する表示を行える利点がある。

【0010】ところで、前述のようなITO等の透明導電性薄膜または金属膜等からなる画素電極は、TFTのドレイン電極に接続され、隣接するゲート配線およびソース配線と短絡しないように、これらと一定の間隔を有するように形成される。

【0011】近年では、画素電極の有効面積を拡大するために、図15に示すように、TFT51上を含む基板52全面に、ポリイミド樹脂またはアクリル樹脂からなる平坦化膜53を形成し、平坦化膜53に開口したコンタクトホール54を介して、TFT51のドレイン電極55と平坦化膜53上に形成された画素電極56とを接続する保護膜上面画素電極構造（以下、ピクセル・オン・パッシブ構造と呼ぶ）が提案されている。尚、図15において、57はソース電極を示している。

【0012】この方法によると、画素電極56は平坦化膜53によってゲート配線およびソース配線と絶縁されることになるため、画素電極56の端部をゲート配線およびソース配線の上に配置することが可能となり、画素電極56の有効面積、即ち開口率を拡大することができるようになる。また、平坦化膜53は、TFT51、ゲート配線およびソース配線に起因する段差を容易に平坦化することができるため、液晶層58の配向の乱れを極めて少なくする効果を有している。

【0013】しかしながら、前述の方法では、TFT51、ゲート配線およびソース配線に起因する段差を平坦にするために、平坦化膜53を1 $\mu$ m以上、例えば2～4 $\mu$ mの厚みに形成する必要がある。そのため、画素電極56とドレイン電極55とを接続するために開口するコンタクトホール54による段差が大きなものとなり、画素電極56とドレイン電極55との接続が良好に行われないことがある。また、平坦化膜53を形成することによってTFT51、ゲート配線およびソース配線に起

因する段差は低減されるものの、コンタクトホール54に起因する段差が画素電極56の表面にも反映され、画素電極56の一部の領域に大きな段差が生じて液晶層58の配向の乱れが発生し、表示品位の低下を引き起こすことになる。

【0014】そこで、図16に示すように、例えば特公平1-35351号公報または特開平4-220625号公報に開示されているような、コンタクトホール54部分に平坦化膜53の表面とはほぼ同じ高さとなるように、金属等の導電体59を設ける方法が提案されている。

【0015】これを製造する方法は、ドレイン電極55上に金属等からなる導電体59を形成し、TFT51等の段差を平坦化する平坦化膜53を形成した後、導電体59の表面が露出するように平坦化膜53をエッチングして、画素電極56を接続する方法がある。尚、図16において、52は基板、57はソース電極を示している。

【0016】一方、ピクセル・オン・パッシブ構造のアクティブマトリクス型液晶表示装置によると、画素電極がゲート配線およびソース配線の上に重なるように形成されるため、ゲート配線およびソース配線がブラックマトリクスを兼ねることになり、画素電極とゲート配線およびソース配線との間隙を遮光するためのブラックマトリクスを対向基板側に配置する必要がなくなる。つまり、ピクセル・オン・パッシブ構造のアクティブマトリクス型液晶表示装置では、ブラックマトリクスはTFTの上方のごく一部に設けるだけでよく、開口率を極めて高くすることが可能なのである。TFT上のブラックマトリクスは、TFTに不要な光が入射しないようにしてTFTの特性を安定させるという目的も有している。

【0017】図17に示すように、近年ではこうしたピクセル・オン・パッシブ構造の特徴を活かし、TFT51上に直接ブラックマトリクス60を形成して、対向基板側にはブラックマトリクスを設けない方式も考えられている。尚、図17において、52は基板、53は平坦化膜、54はコンタクトホール、55はドレイン電極、56は画素電極、57はソース電極を示している。

【0018】このような技術は、例えば特開平1-68729号公報、特開平4-253028号公報または特開平8-122761号公報等に開示されている。特開平1-68729号公報には、TFT上に樹脂等からなる遮光膜を形成することが提案されており、特開平4-253028号公報には、TFT上の樹脂絶縁膜を着色することによって遮光膜にすることが提案されている。そして、特開平8-122761号公報には、反射電極を形成した後、黒色樹脂を塗布し、反射電極の表面が露出するまで黒色樹脂を研磨することによって遮光膜を形成することが提案されている。これらの方法によると、対向基板側にブラックマトリクスを設ける必要がなくな

10

20

30

40

50

る。

【0019】また、画素用TFTと、それを駆動させるための駆動回路とを、一つの基板上に一体形成するドライバモノリシック型液晶表示装置の場合には、図18に示すように、駆動回路61を構成するTFTの特性を安定させるために、画素用TFT62と同様に遮光膜63を設けることが知られている。このような技術は、例えば特開平9-105953号公報等に開示されている。また、駆動回路61を外部電界から保護して信頼性を向上させるために、駆動回路61の上方領域にシールド電極64を設けることが、特開平6-258659号公報または特開平6-258661号公報等に開示されている。尚、図18において、56は画素電極、65は対向基板、66はシールドを示している。

【0020】

【発明が解決しようとする課題】前述したように、基板表面の形状は、液晶層の配向に乱れを生じさせる大きな要因となっている。基板表面に凹凸が存在すると、その部分で液晶層の配向に乱れが生じることになるのである。

【0021】最近では、前述したピクセル・オン・パッシブ構造によって、TFT、ゲート配線およびソース配線による段差が緩和され、平坦化膜が形成された時点では基板表面には殆ど凹凸が存在しない。しかし、画素電極の膜厚分の段差、および画素電極とドレイン電極とを接続するためのコンタクトホールによる窪みが形成される。画素電極の膜厚分の段差はせいぜい数千Å程度であるが、コンタクトホールによる窪みは数μmであり、画素電極の膜厚分の段差とは比較にならない程のものである。

【0022】また、ドレイン電極と画素電極との接続を良好なものとするためには、コンタクトホールをテーパ形状に加工すればよいが、TFTの微細化に伴い、コンタクトホールの寸法も微細化していることから、極端なテーパ形状加工が行えない状況にある。つまり、テーパ形状に加工するとコンタクトホールの寸法が大きくなってしまふのである。コンタクトホールの寸法が大きくなると、前述のようにコンタクトホールの窪みが画素電極の表面にも反映され、画素電極の一部の領域に大きな段差が生じて液晶層の配向の乱れが発生し、表示品位の低下を引き起こすことになる。特に、画素電極のサイズが微細な場合には影響が顕著となる。

【0023】例えば、画素電極のサイズが $25\mu\text{m} \times 25\mu\text{m}$ であり、コンタクトホールの寸法が $5\mu\text{m} \times 5\mu\text{m}$ であったとすると、コンタクトホールが画素電極に占める割合は4%である。コンタクトホールの開口工程では、エッチングによる寸法シフトが発生しやすく、完成時にコンタクトホールの寸法が $10\mu\text{m} \times 10\mu\text{m}$ であったとすると、コンタクトホールが画素電極に占める割合は16%にまで達してしまうことになる。このような

状況では、ドレイン電極と画素電極との良好な接続を維持しつつ、コンタクトホールの段差に起因する不都合を解消することは容易なことではない。

【0024】前述した従来の方法は、こうした問題を解決するための方法を提案したものであり、特公平1-35351号公報または特開平4-220625号公報に示される方法は、ドレイン電極上に金属等からなる導電体を形成し、TFT等の段差を平坦化する平坦化膜を形成した後、導電体の表面を露出させるようにして、その部分に画素電極を接続する構成である。そのため、画素電極の表面は平坦な状態となり、コンタクトホールの段差に起因する液晶層の配向の乱れ、および画素電極とドレイン電極との接続不良を低減することができると考えられる。

【0025】しかしながら、この方法では、コンタクトホール部分にポリイミド樹脂またはアクリル樹脂からなる平坦化膜の膜厚と同程度の膜厚、即ち $2 \sim 4\mu\text{m}$ の膜厚を有する柱状の金属等からなる導電体を形成する必要がある。このような導電体を形成するためには、通常はスパッタリング法またはプラズマCVD法によって導電体を成膜することになると考えられるが、膜厚が厚いため、成膜に長時間を要したり、成膜途中または成膜後に膜剥がれが生じたりすることが容易に想像される。また、仮に正常に成膜が完了したとしても、これをエッチングして柱状にパターニングするには、長時間のエッチングを要することになると考えられ、実際には容易なことではない。また、これらの方法はTFTを遮光する機能を有するものではない。

【0026】一方、特開平1-68729号公報、特開平4-253028号公報または特開平8-122761号公報に示される方法は、TFT上に遮光膜を形成する方法である。

【0027】特開平1-68729号公報には、金属層によってコンタクトホール部分を埋め、TFT上には不透明な樹脂等による遮光膜を形成し、この遮光膜をマスクとして金属層をパターニングする方法が開示されている。この方法によると、コンタクトホール部分は金属層によって埋められることになるが、逆にこの金属層が画素電極の表面よりも突出することになる。この金属層は $6000\text{Å}$ 程度の膜厚を有していることが記載されており、さらにこの上に不透明な樹脂等による遮光膜が形成されると、最終的には $1\mu\text{m}$ 程度の膜厚となることが十分に考えられる。画素電極の表面よりも $1\mu\text{m}$ も突出した部分を有していると、その部分で液晶分子の配向が乱される可能性が非常に高い。

【0028】特開平4-253028号公報には、TFT上の樹脂等による平坦化膜を着色することによって遮光膜を形成する方法が開示されている。この方法によると、遮光膜は画素電極の表面よりも突出することがないが、平坦化膜を着色して遮光膜を形成した後、コンタ

10

20

30

40

50

クトホールを開口して画素電極をTFTに接続するものであり、コンタクトホールによる凹部を埋めることができない。したがって、依然としてコンタクトホール部分での液晶分子の配向を良好なものにすることができない。

【0029】特開平8-122761号公報には、TFTに接続される反射電極を形成した後に、黑色樹脂を塗布し、反射電極の表面が露出するまで黑色樹脂を研磨材を用いて研磨する方法が開示されている。この方法によると、反射電極間を黑色樹脂で埋めることになる。おそらく、コンタクトホール部分も黑色樹脂で埋めることになると思われるが、詳細な記載がないためにその点に関しては不明である。また、このようにして形成された遮光膜は、反射電極と概ね同じ膜厚であると思われるが、通常反射電極として形成される金属膜の膜厚は、1000Å〜数千Å程度であると考えられ、この膜厚と同程度の膜厚の黑色樹脂がTFTを遮光するために十分な機能を有するかどうか不明である。

【0030】また、特開平9-105953号公報は、駆動回路領域上を黑色の有機樹脂によって遮光するものが記載されている。これは、駆動回路領域上のみを遮光するものである。したがって、本発明の主たる目的の一つである画素電極上におけるコンタクトホールに起因する凹状の窪みを解消し、液晶分子の配向を安定に保つことに関して、この発明は寄与することがないのである。

【0031】また、特開平6-258659号公報または特開平6-258661号公報には、駆動回路が形成された領域の有機絶縁膜上にITOによるシールド電極を設ける方法が開示されている。このシールド電極によって外部電界から駆動回路が保護され、信頼性が向上するのであるが、このシールド電極は遮光性がなく、外部光に対して駆動回路を保護する機能は有していないのである。

【0032】本発明は、以上のような従来の問題点を鑑みなされたものであって、明るく高コントラストを有するアクティブマトリクス型液晶表示装置およびその製造方法を提供することを目的としている。

#### 【0033】

【課題を解決するための手段】前述した目的を達成するために、本発明の請求項1記載のアクティブマトリクス型液晶表示装置は、画素用スイッチング素子と前記スイッチング素子を駆動するための駆動回路とが同一基板上に形成され、前記スイッチング素子と前記駆動回路とを被覆して表面を平坦とする平坦化膜が形成され、前記平坦化膜に開口されたコンタクトホールを介して、前記スイッチング素子と前記平坦化膜上に形成された画素電極とが電気的に接続されたアクティブマトリクス型液晶表示装置において、表示領域では、前記画素電極以外の領域および前記コンタクトホールが有色の絶縁膜で埋められるとともに、前記駆動回路の上方領域に黑色化された

透明導電性薄膜が形成されていることを特徴としている。

【0034】請求項2記載のアクティブマトリクス型液晶表示装置は、請求項1記載のアクティブマトリクス型液晶表示装置において、前記黑色化された透明導電性薄膜は、前記駆動回路の上方領域を覆うとともに、前記表示領域を囲むように前記表示領域の外周に形成されていることを特徴としている。

【0035】請求項3記載のアクティブマトリクス型液晶表示装置は、請求項1または請求項2記載のアクティブマトリクス型液晶表示装置において、前記黑色化された透明導電性薄膜上に、対向基板を貼り合わせるためのシールが形成されていることを特徴としている。

【0036】請求項4記載のアクティブマトリクス型液晶表示装置は、請求項1乃至請求項3記載のアクティブマトリクス型液晶表示装置において、前記有色の絶縁膜は、前記黑色化された透明導電性薄膜の端部に接するように形成されていることを特徴としている。

【0037】請求項5記載のアクティブマトリクス型液晶表示装置の製造方法は、画素用スイッチング素子と前記スイッチング素子を駆動するための駆動回路とを同一基板上に形成し、前記スイッチング素子と前記駆動回路とを被覆して表面を平坦とする平坦化膜を形成し、前記平坦化膜に開口したコンタクトホールを介して、前記スイッチング素子と前記平坦化膜上に形成した画素電極とを電気的に接続するアクティブマトリクス型液晶表示装置の製造方法において、前記平坦化膜に前記コンタクトホールを形成する工程と、前記平坦化膜上に透明導電性薄膜を形成する工程と、表示領域に前記画素電極を形成するとともに、前記駆動回路の上方領域を覆うように、前記透明導電性薄膜をパターンニングする工程と、前記駆動回路の上方領域の透明導電性薄膜を還元する工程と、前記表示領域における前記画素電極以外の領域および前記コンタクトホールを有色の絶縁膜で埋める工程と、を有することを特徴としている。

【0038】請求項6記載のアクティブマトリクス型液晶表示装置の製造方法は、請求項5記載のアクティブマトリクス型液晶表示装置の製造方法において、前記基板を電解液に浸漬し、電圧を印加して前記駆動回路の上方領域の透明導電性薄膜を陰極還元することを特徴としている。

【0039】請求項7記載のアクティブマトリクス型液晶表示装置の製造方法は、請求項5記載のアクティブマトリクス型液晶表示装置の製造方法において、水素プラズマまたは水素イオンを照射して前記駆動回路の上方領域の透明導電性薄膜を還元することを特徴としている。

【0040】本発明のアクティブマトリクス型液晶表示装置によれば、画素用スイッチング素子と前記スイッチング素子を駆動するための駆動回路とが同一基板上に形成され、表示領域では画素電極以外の領域およびコンタ

クトホールが有色の絶縁膜で埋められるとともに、駆動回路の上方領域に黒色化された透明導電性薄膜が形成されていることにより、液晶分子の配向を乱すことなく良好な表示特性を得ることができるとともに、駆動回路をシールの下に配置することが可能となって表示に寄与しない領域を小さくすることができる。即ち、スイッチング素子、ソース配線およびゲート配線上に遮光膜を形成すると同時に、コンタクトホールによる窪みをなくして液晶分子の配向を乱すような凹凸を生じさせないようにできる。さらに、駆動回路の上方領域に形成された黒色化された透明導電性薄膜は表面が平坦であるため、この部分に対向基板を貼り合わせるためのシールを配置しても全く差し支えない。したがって駆動回路をシールの下に配置することが可能となり、表示に寄与しない領域を小さくすることができる。また、駆動回路の上方領域にシールド電極を兼ねる遮光膜を容易に形成することができる。

【0041】さらに、黒色化された透明導電性薄膜は、駆動回路の上方領域を覆うとともに表示領域を囲むように表示領域の外周に形成されていることにより、有色の絶縁膜の膜剥がれを防止することができる。即ち、有色の絶縁膜が、表示領域の外周に形成された黒色化された透明導電性薄膜によって囲まれ、基板の端部には形成されていないため、基板の端部での有色の絶縁膜の膜剥がれを防止することができる。

【0042】さらに、黒色化された透明導電性薄膜上に対向基板を貼り合わせるためのシールが形成されていることにより、対向基板を確実に貼り合わせることができる。即ち、対向基板を貼り合わせるためのシールとスイッチング素子等が形成されたアクティブマトリクス基板との密着性を向上させることができる。つまり、ポリイミド樹脂またはアクリル樹脂等の有機絶縁膜上ではシールの密着性が悪く剥がれを生じる場合があるが、無機絶縁膜上では良好な密着性を有する。したがって、シールを黒色化された透明導電性薄膜上に形成することにより、対向基板とアクティブマトリクス基板との良好な密着性を確保することができる。

【0043】さらに、有色の絶縁膜が黒色化された透明導電性薄膜の端部に接するように形成されていることにより、表示領域および駆動回路領域のスイッチング素子を確実に遮光することができる。即ち、表示領域と駆動回路領域との境界にも有色の絶縁膜を形成しているのので、表示領域と駆動回路領域との境界から光が入射して直接または多重反射によってスイッチング素子に入射することを防止することができる。

【0044】本発明のアクティブマトリクス型液晶表示装置の製造方法によれば、画素用スイッチング素子と前記スイッチング素子を駆動するための駆動回路とを同一基板上に形成するアクティブマトリクス型液晶表示装置の製造方法において、平坦化膜にコンタクトホールを形

成する工程と、平坦化膜上に透明導電性薄膜を形成する工程と、表示領域に画素電極を形成するとともに、駆動回路の上方領域を覆うように透明導電性薄膜をパターンニングする工程と、駆動回路の上方領域の透明導電性薄膜を還元する工程と、表示領域における画素電極以外の領域およびコンタクトホールを有色の絶縁膜で埋める工程と、を有することにより、液晶分子の配向を乱すことなく良好な表示特性を得ることができるとともに、駆動回路をシールの下に配置することが可能となって表示に寄与しない領域を小さくすることができる。即ち、スイッチング素子、ソース配線およびゲート配線上に遮光膜を形成すると同時に、コンタクトホールによる窪みをなくして液晶分子の配向を乱すような凹凸を生じさせないようにできる。さらに、駆動回路の上方領域に形成される還元された透明導電性薄膜は表面が平坦であるため、この部分に対向基板を貼り合わせるためのシールを配置しても全く差し支えない。したがって駆動回路をシールの下に配置することが可能となり、表示に寄与しない領域を小さくすることができる。また、駆動回路の上方領域にシールド電極を兼ねる遮光膜を容易に形成することができる。

【0045】また、基板を電解液に浸漬し、電圧を印加して駆動回路の上方領域の透明導電性薄膜を陰極還元することにより、駆動回路の上方領域にシールド電極を兼ねる遮光膜を容易に形成することができる。

【0046】また、水素プラズマまたは水素イオンを照射して駆動回路の上方領域の透明導電性薄膜を還元することにより、駆動回路の上方領域にシールド電極を兼ねる遮光膜を容易に形成することができる。

【0047】

【発明の実施の形態】図1乃至図14を用いて、本発明の実施の形態について説明する。図1は本発明に係わるアクティブマトリクス型液晶表示装置を構成するアクティブマトリクス基板を示す断面図、図2は本発明に係わるアクティブマトリクス型液晶表示装置の画素用TFTを示す断面図である。

【0048】図1および図2に示すように、ガラス等の基板1上に $\text{SiO}_2$ 膜等からなるベースコート膜2を形成し、ベースコート膜2上にシリコン薄膜からなるTFTの活性層3を所定の形状に形成する。活性層3上には $\text{SiO}_2$ 膜等の絶縁膜を形成し、ゲート絶縁膜4を形成する。ゲート絶縁膜4上にはAl等の金属材料からなるゲート電極5を所定の形状に形成する。活性層3には不純物イオンを注入したソース領域およびドレイン領域6と、ゲート電極5の下方の領域に不純物イオンを注入していないチャネル領域7とを形成する。

【0049】その後、全面に絶縁膜を形成して層間絶縁膜8を形成する。ソース領域およびドレイン領域6の上方の層間絶縁膜8およびゲート絶縁膜4にはコンタクトホール9を開口し、Al等の金属材料からなるソース電

極10およびドレイン電極11を形成して、ソース領域およびドレイン領域6に接続する。

【0050】この後、全面にポリイミド樹脂またはアクリル樹脂等を塗布して平坦化膜12を形成する。平坦化膜12にコンタクトホール13を開口し、ドレイン電極11に電氣的に接続するようにITO等の透明導電性薄膜を形成する。そして、ITO等の透明導電性薄膜上にレジストによるマスクを形成し、ITO等の透明導電性薄膜を所定の形状にパターンニングして画素電極16を形成する。続いて、この状態で平坦化膜12の画素電極16が形成されていない領域をエッチングにより掘り下げ、凹部17を形成する。

【0051】次に、全面に黒色の樹脂を塗布し、コンタクトホール13および凹部17を黒色の樹脂で埋める。そして、全面をエッチバックして画素電極16の表面を露出させることで、TFT上に遮光膜19を形成する。本発明のTFT上とは、少なくともチャネル領域7を含む領域であり、ゲート電極5またはソース電極10を領域の中に含んでも差し支えない。

【0052】駆動回路24を構成するTFT上には、透過率の低いITO等の透明導電性薄膜からなるシールド電極15を形成する。

【0053】図示していないが、この後全面に配向膜を形成し、配向処理を施した後、カラーフィルターおよび対向電極等を形成した対向基板を貼り合わせ、両基板間に液晶を注入してアクティブマトリクス型液晶表示装置を完成させる。

【0054】本発明によると、黒色の樹脂によってコンタクトホール13に起因する凹状の窪み部分を埋めるとともに、画素用TFT25上に遮光膜19を有し、駆動回路24を構成するTFT上にはシールド電極15を有する構成であるため、画素電極16の表面に液晶分子の配向を乱すような凹凸を生じさせることがなく、対向基板を貼り合わせるためのシールドの密着性を良好に維持することができる。また、シールド電極15は駆動回路24を外部電界から保護するシールドの役割と遮光膜としての役割を果たす。

【0055】また、本発明はこのような構成のアクティブマトリクス型液晶表示装置を製造するに際し、従来のアクティブマトリクス型液晶表示装置またはTFTを製造するために用いられる成膜方法およびエッチング方法を有効に組み合わせることによって簡便に製造することができるものであり、従来のアクティブマトリクス型液晶表示装置またはTFTの製造工程になかった特殊な方法を用いる必要がなく、従来の製造装置をそのまま用いて製造することができる利点を有している。

【0056】（実施の形態1）図3乃至図8を用いて、本発明に係わるアクティブマトリクス型液晶表示装置の製造方法の詳細を説明する。図3は実施の形態1に係わるアクティブマトリクス型液晶表示装置の製造工程を示

す断面図、図4は図3の続きを示す断面図、図5は図4の続きを示す断面図、図6は実施の形態1に係わるアクティブマトリクス型液晶表示装置を構成するアクティブマトリクス基板を示す平面図、図7は還元前と還元後のITOの可視光領域の波長における光透過率を示す説明図、図8は遮光膜の間隙からの光の入射を説明する断面図である。尚、図3乃至図5は図6のA-A線における断面図であり、図6ではTFT等の細部は省略している。

10 【0057】図3(a)に示すように、ガラス基板等の基板上にTFTを周知の方法によって作製する。作製方法は概ね以下の通りである。

【0058】まず、基板上に $\text{SiO}_2$ 膜等からなるベースコート膜をスパッタリング法またはプラズマCVD法によって形成する。次に、多結晶シリコン薄膜または非晶質シリコン薄膜を例えば30~50nm程度の膜厚に形成し、非晶質シリコン薄膜の場合は上方からレーザー光を照射することで多結晶化して、所定の形状にパターンニングしてTFTの活性層とする。

20 【0059】次いで、活性層上に $\text{SiO}_2$ 膜等の絶縁膜を形成してゲート絶縁膜を形成し、活性層上にはゲート絶縁膜を介してAl等の金属材料からなるゲート電極を所定の形状に形成する。

【0060】次いで、活性層にゲート電極をマスクとして不純物イオンを注入し、その後注入した不純物イオンを活性化するための加熱処理を施して、ソース領域およびドレイン領域を形成する。ゲート電極の下方の領域には、不純物イオンを注入していないチャネル領域を形成する。

30 【0061】その後、全面に $\text{SiO}_2$ または $\text{Si}_3\text{N}_4$ 膜等を形成して層間絶縁膜を形成する。そして、ソース領域およびドレイン領域の上方の層間絶縁膜およびゲート絶縁膜にコンタクトホールを開口し、Al等の金属材料からなるソース電極およびドレイン電極を形成してソース領域およびドレイン領域に接続する。このようにして画素用TFT25および駆動回路24を構成するTFTを製造する。

40 【0062】本実施の形態では、コプラナ型TFTについて説明したが、逆スタガ型TFTであっても差し支えない。

【0063】この後、全面にポリイミド樹脂またはアクリル樹脂等を塗布して平坦化膜を形成する。本実施の形態では、平坦化膜としてオプトマーSS（日本合成ゴム社製）を用いて、2~4 $\mu\text{m}$ 、例えば最大で2 $\mu\text{m}$ の厚みになるように塗布形成する。尚、平坦化膜として用いた材料は一例であり、同等の他の材料を用いても差し支えない。

【0064】次に、ドレイン電極の上方の平坦化膜にコンタクトホールを開口する。コンタクトホールの開口には、酸素ガスによるドライエッチングを用いることがで



きる。本実施の形態では、酸素ガス流量400 sccm、高周波電力600W、ガス圧力20mTorrの条件でエッチングを行い、コンタクトホールを形成する。

【0065】続いて、ITO等の透明導電性薄膜を形成してパターンニングし、所定の形状の画素電極16およびシールド電極15を形成する。そして、表示領域にフォトレジスト14を形成する。

【0066】次に、図3(b)に示すように、シールド電極15の表面または全体を還元させて黒色化する。シールド電極15の黒色化は、例えばシールド電極15がITOの場合には、InとSnの酸化物が還元されることによって、InとSnの金属微粒子が析出して黒色化される。

【0067】シールド電極15を還元するためには、N<sub>2</sub>ガス雰囲気中で250〜300℃に加熱する方法がある。但し、この方法によると1時間程度の加熱を要するため、本実施の形態では、水素(H<sup>+</sup>)プラズマまたは水素(H<sup>+</sup>)イオンを照射してシールド電極15を還元させる。条件としては、水素プラズマを用いる場合は、水素プラズマ濃度は10<sup>7</sup>〜10<sup>12</sup>/cm<sup>3</sup>、照射時間は10秒〜15分程度が好ましい。水素イオンを用いる場合は、水素イオンのドーズ量が10<sup>12</sup>〜10<sup>18</sup>cm<sup>2</sup>が好ましい。本実施の形態では、基板温度200℃で水素プラズマ照射を10分間行うことにより、シールド電極15を還元させる。

【0068】図7に、還元前と還元後のITOの可視光領域(390〜770nm)の波長における光透過率を示す。このときのITOの膜厚は100nmである。

【0069】図7に示すように、還元後の光透過率は全波長領域において概ね50%以下の値を示している。尚、水素プラズマの場合、濃度、照射時間または基板温度を変えることにより、還元される部分の膜厚を制御することが可能である。また、水素イオンの場合は、ドーズ量を変えることにより、同様に還元される部分の膜厚を制御することが可能である。即ち、還元される部分の膜厚を制御することにより、光透過率をさらに低くすることが容易にできる。

【0070】ここで、本実施の形態でいう黒色化とは、必ずしも完全な黒色となることではない。通常、液晶表示装置等に用いられる透明導電性薄膜の光透過率(可視光領域で90〜80%)よりも低い光透過率を有する膜であれば、一定の効果を奏することができる。したがって、本明細書中では、低い光透過率の透明導電性薄膜も含めて黒色化と呼ぶことにする。また、ITO等の透明導電性薄膜は、あまり緻密ではなく柱状構造であるため、表面は平坦ではなく微細な凹凸が形成されてざらついている。これにより、光が散乱する効果が得られる。

【0071】次に、図4(c)に示すように、コンタクトホールを形成した方法と同様の方法により、画素電極16およびシールド電極15が形成された以外の領域、

即ち平坦化膜12が露出している領域に凹部17を形成する。本工程では、画素電極16およびシールド電極15はほとんどエッチングされることがないので、画素電極16およびシールド電極15をマスクとして用いることができる。また、本工程では、凹部17は平坦化膜12の膜厚の1/2〜2/3程度になるように形成したが、全部除去するようにしても差し支えない。尚、本工程で平坦化膜12として用いた材料は一例であり、同等の他の材料を用いても差し支えない。

【0072】次に、図4(d)に示すように、全面に黒色の樹脂18を塗布する。黒色の樹脂18は、コンタクトホール13と凹部17による段差を平坦にする程度の膜厚でよい。本実施の形態では、黒色の樹脂18としてカラーモザイクCK(富士ハント社製)を用いて、1〜2μm、例えば1μmの厚みになるように塗布形成する。この工程では、黒色の樹脂18を用いることが最も好ましいが、黒色の樹脂18の代わりに黒色に近い有色の樹脂を用いてもある程度の効果を得ることができる。

【0073】次に、図5(e)に示すように、黒色の樹脂の全面をエッチングし、シールド電極15および画素電極16の表面を露出させ、遮光膜19を形成する。この工程では、フォトレジスト等のマスクを用いることなく全面をエッチングする。これをエッチバック工程と称している。エッチングには、前述の酸素ガスによるドライエッチングを用いる。本工程により、コンタクトホールに起因する凹部は遮光膜19によって埋められるとともに、画素用TF<sub>2</sub>5の上方領域に遮光膜19が形成される。

【0074】本実施の形態では、平坦化膜を膜厚方向に1/2〜2/3程度除去している。即ち、平坦化膜に1〜1.4μm程度の深さの凹部を形成し、その凹部を黒色の樹脂で埋めるため、黒色の樹脂が遮光膜19として機能するための十分な膜厚を確保することができる。

【0075】このとき、図6に示すように、シールド電極15は表示領域26を囲むように形成されている。尚、図6において、24は駆動回路、25は画素用TF<sub>2</sub>5を示している。

【0076】このように、表示領域26はシールド電極15で囲まれているため、遮光膜は基板の端部に形成されない。したがって、1枚の基板から複数のアクティブマトリクス基板に分断する際の基板の端部での膜剥がれ防止できる。特に、有機絶縁膜を積層した場合は密着性に難があるため、一層膜剥がれが懸念されるが、これを防止することができる。

【0077】図示していないが、この後全面に配向膜を形成し、配向処理を施した後、カラーフィルターおよび対向電極等を形成した対向基板を貼り合わせ、両基板間に液晶を注入してアクティブマトリクス型液晶表示装置を完成する。

【0078】本実施の形態によると、コンタクトホール

に起因する段差が遮光膜によって埋められるとともに、画素用TFTの上方領域に遮光膜がシールド電極の端部に接するように形成される。また、駆動回路の上方領域には黒色化されたシールド電極が形成されるため、駆動回路を構成するTFTの特性が外部から入射する光によって劣化することを防止することができる。

【0079】遮光膜間に間隙が存在する場合、図8に示すように、遮光膜19間から光が入射して、TFT27の特性の劣化を招くことになる。本実施の形態では、遮光膜間に間隙が存在しないため、遮光の効果を最大限にすることができる。

【0080】（実施の形態2）図9乃至図14を用いて、本発明に係わる他のアクティブマトリクス型液晶表示装置の製造方法の詳細を説明する。図9は実施の形態2に係わるアクティブマトリクス型液晶表示装置の製造工程を示す断面図、図10は図9の続きを示す断面図、図11は図10の続きを示す断面図、図12は陰極還元の方法を説明する概念図、図13は実施の形態2に係わるアクティブマトリクス型液晶表示装置を構成するアクティブマトリクス基板を示す平面図、図14は実施の形態2に係わるアクティブマトリクス型液晶表示装置を示す断面図である。

【0081】図9（a）に示すように、ガラス基板等の基板上にTFTを周知の方法によって作製する。TFTの製造方法は、実施の形態1と同様であるため詳細な説明は省略する。本実施の形態では、コプラナ型TFTについて説明するが、逆スタガ型TFTであっても差し支えない。

【0082】表示領域および駆動回路領域のTFTを形成した後、全面にポリイミド樹脂またはアクリル樹脂等を塗布して平坦化膜を形成する。本実施の形態では、平坦化膜にオプトマーSS（日本合成ゴム社製）を用いて、2~4 $\mu$ m、例えば最大で2 $\mu$ mの厚みになるように塗布形成する。

【0083】次に、ドレイン電極の上方の平坦化膜にコンタクトホールを開孔する。コンタクトホールの開口には、酸素ガスによるドライエッチングを用いることができる。本実施の形態では、酸素ガス流量400sccm、高周波電力600W、ガス圧力20mTorrの条件でエッチングを行い、コンタクトホールを形成する。

【0084】続いて、ITO等の透明導電性薄膜を形成し、フォトリソistによるマスクを用いてパターニングして、駆動回路24を構成するTFT上には所定の形状のシールド電極15を、表示領域の画素用TFT25上には画素電極16を形成する。

【0085】次に、図9（b）に示すように、コンタクトホールを形成した方法と同様の方法により、画素電極16およびシールド電極15が形成されていない領域、即ち平坦化膜12が露出している領域に凹部17を形成する。本工程では、凹部17は平坦化膜12の膜厚の1

／2~2／3程度になるように形成する。その結果、表示領域では画素電極16間の平坦化膜12が膜厚方向に所定の量だけ除去され、凹部17が形成される。駆動回路領域では、画素電極16と同一材料によるシールド電極15が形成されているため、平坦化膜12は除去されない。尚、本工程で平坦化膜12として用いた材料は一例であり、同等の他の材料を用いても差し支えない。

【0086】次に、図10（c）に示すように、シールド電極15を水素イオンを含む電解液中で陰極還元させ、黒色化させる。本工程では、図12に示すように、容器に水素イオンを含む電解液20、例えば塩酸水溶液（濃度4%）中に基板1を浸漬し、陽極にステンレス板21を用い、25Vの電圧を5~10秒間印加する。尚、これは一例を示したもので、水溶液の種類または濃度はこれに限定されるものではない。また、水溶液の種類または濃度が変われば印加する電圧または電圧印加時間も当然変化する。このようにしてシールド電極15を黒色化させることにより、遮光性を有する膜を構成する。

【0087】次に、図10（d）に示すように、全面に黒色の樹脂18を塗布する。黒色の樹脂18は、コンタクトホール13とTFTの上方領域に形成した凹部17による段差を平坦にする程度の膜厚でよい。本実施の形態では、黒色の樹脂18としてカラーモザイクCK（富士ハント社製）を用いて、1~2 $\mu$ m、例えば1 $\mu$ mの厚みになるように塗布形成する。この工程では、黒色の樹脂18を用いることが最も好ましいが、黒色の樹脂18の代わりに黒色に近い有色の樹脂を用いてもある程度の効果を得ることが期待できる。

【0088】次に、図11（e）に示すように、黒色の樹脂の全面をエッチングして画素電極16の表面を露出させる。この工程では、フォトリソist等のマスクを用いることなく全面をエッチングする。これをエッチバック工程と称している。エッチングには、前述の酸素ガスによるドライエッチングを用いる。本工程によってコンタクトホール13に起因する段差が遮光膜19によって埋められるとともに、TFTの上方領域に樹脂による遮光膜19が形成される。

【0089】図示していないが、この後全面に配向膜を形成し、配向処理を施した後、カラーフィルターおよび対向電極等を形成した対向基板を貼り合わせ、両基板間に液晶を注入してアクティブマトリクス型液晶表示装置を完成する。

【0090】本実施の形態によれば、図13に示すように、表示領域では画素電極16以外の部分に黒色の樹脂による遮光膜19が形成され、駆動回路24が形成されている領域では、その全域に黒色化された透明導電性薄膜からなるシールド電極15による遮光膜が形成されている。尚、図13において、画素用TFT25、駆動回路24を構成するTFTおよび配線はその細部を省略し

ている。

【0091】このように、コンタクトホールに起因する段差が遮光膜によって埋められるとともに、画素用TFTの上方領域に樹脂による遮光膜が形成され、駆動回路領域には黒色化されたシールド電極による遮光膜が形成される。このため、駆動回路を構成するTFTの特性が、外部から入射する光によって劣化することを防止することができる。さらに、シールド電極を還元する際に水素イオンを含む電解液中で陰極還元することにより、シールド電極部分のみを選択的に黒色化することができるため、他の実施の形態に比べて製造工程を短縮することができる。

【0092】また、図14に示すように、駆動回路24の上方領域には、黒色化されたシールド電極15が形成され、シールド電極15の表面は平坦に形成されているため、対向基板22を貼り合わせるためのシール23をシールド電極15の上に配置しても全く支障がない。さらに、シール23が直接有機樹脂膜からなる平坦化膜12に接することがないので、貼り合わせ不良等が発生することがない。

【0093】このように、駆動回路24をシール23下に配置することにより、表示に寄与しない領域をより小さくすることが可能となり、アクティブマトリクス型液晶表示装置の小型化を実現することができる。尚、図14において、画素用TFT25、駆動回路24および配線はその細部を省略している。

【0094】

【発明の効果】以上の説明のように、本発明のアクティブマトリクス型液晶表示装置によれば、画素用スイッチング素子と前記スイッチング素子を駆動するための駆動回路とが同一基板上に形成され、表示領域では画素電極以外の領域およびコンタクトホールが有色の絶縁膜で埋められるとともに、駆動回路の上方領域に黒色化された透明導電性薄膜が形成されていることにより、液晶分子の配向を乱すことなく良好な表示特性を得ることができるとともに、駆動回路をシールの下に配置することで表示に寄与しない領域を小さくすることができる。また、駆動回路の上方領域にシールド電極を兼ねる遮光膜を容易に形成することができる。

【0095】さらに、黒色化された透明導電性薄膜は、駆動回路の上方領域を覆うとともに表示領域を囲むように表示領域の外周に形成されていることにより、有色の絶縁膜の膜剥がれを防止することができる。

【0096】さらに、黒色化された透明導電性薄膜上に対向基板を貼り合わせるためのシールが形成されていることにより、対向基板を確実に貼り合わせることができる。

【0097】さらに、有色の絶縁膜が黒色化された透明導電性薄膜の端部に接するように形成されていることにより、表示領域および駆動回路領域のスイッチング素子

を確実に遮光することができる。

【0098】本発明のアクティブマトリクス型液晶表示装置の製造方法によれば、画素用スイッチング素子と前記スイッチング素子を駆動するための駆動回路とを同一基板上に形成するアクティブマトリクス型液晶表示装置の製造方法において、平坦化膜にコンタクトホールを形成する工程と、平坦化膜上に透明導電性薄膜を形成する工程と、表示領域に画素電極を形成するとともに、駆動回路の上方領域を覆うように透明導電性薄膜をパターンニングする工程と、駆動回路の上方領域の透明導電性薄膜を還元する工程と、表示領域における画素電極以外の領域およびコンタクトホールを有色の絶縁膜で埋める工程と、を有することにより、液晶分子の配向を乱すことなく良好な表示特性を得ることができるとともに、駆動回路をシールの下に配置することで表示に寄与しない領域を小さくすることができる。また、駆動回路の上方領域にシールド電極を兼ねる遮光膜を容易に形成することができる。

【0099】また、基板を電解液に浸漬し、電圧を印加して駆動回路の上方領域の透明導電性薄膜を陰極還元することにより、駆動回路の上方領域にシールド電極を兼ねる遮光膜を容易に形成することができる。

【0100】また、水素プラズマまたは水素イオンを照射して駆動回路の上方領域の透明導電性薄膜を還元することにより、駆動回路の上方領域にシールド電極を兼ねる遮光膜を容易に形成することができる。

【図面の簡単な説明】

【図1】本発明に係わるアクティブマトリクス型液晶表示装置を構成するアクティブマトリクス基板を示す断面図である。

【図2】本発明に係わるアクティブマトリクス型液晶表示装置の画素用TFTを示す断面図である。

【図3】(a)および(b)は実施の形態1に係わるアクティブマトリクス型液晶表示装置の製造工程を示す断面図である。

【図4】(c)および(d)は図3の続きを示す断面図である。

【図5】(e)は図4の続きを示す断面図である。

【図6】実施の形態1に係わるアクティブマトリクス型液晶表示装置を構成するアクティブマトリクス基板を示す平面図である。

【図7】還元前と還元後のITOの可視光領域の波長における光透過率を示す説明図である。

【図8】遮光膜の隙間からの光の入射を説明する断面図である。

【図9】(a)および(b)は実施の形態2に係わるアクティブマトリクス型液晶表示装置の製造工程を示す断面図である。

【図10】(c)および(d)は図9の続きを示す断面図である。

19

【図11】(e)は図10の続きを示す断面図である。

【図12】陰極還元の方法を説明する概念図である。

【図13】実施の形態2に係わるアクティブマトリクス型液晶表示装置を構成するアクティブマトリクス基板を示す平面図である。

【図14】実施の形態2に係わるアクティブマトリクス型液晶表示装置を示す断面図である。

【図15】ピクセル・オン・パッシブ構造を説明する断面図である。

【図16】従来の画素電極の平坦化技術を説明する断面図である。

【図17】従来のTFT上に形成したブラックマトリクスを説明する断面図である。

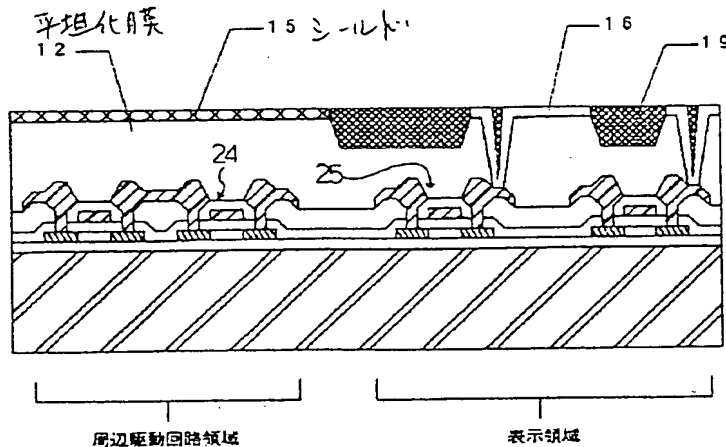
【図18】従来のアクティブマトリクス型液晶表示装置を示す断面図である。

【符号の説明】

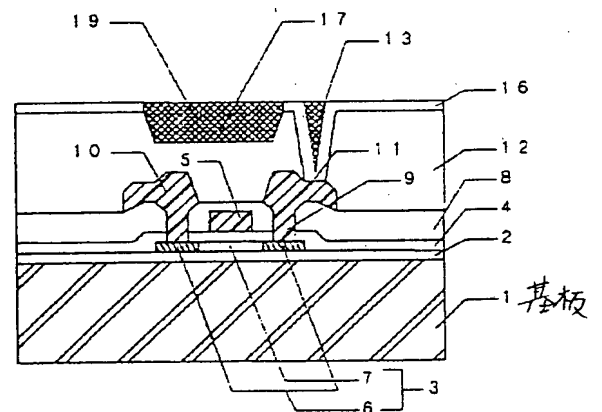
- 1 基板
- 2 ベースコート膜
- 3 活性層
- 4 ゲート絶縁膜
- 5 ゲート電極
- 6 ソース領域およびドレイン領域
- 7 チャネル領域
- 8 層間絶縁膜
- 9、13 コンタクトホール
- 10 ソース電極
- 11 ドレイン電極
- 12 平坦化膜
- 14 フォトリソグ

- 15 シールド電極
- 16 画素電極
- 17 凹部
- 18 黒色の樹脂
- 19 遮光膜
- 20 電解液
- 21 ステンレス板
- 22 対向基板
- 23 シール
- 24 駆動回路
- 25 画素用TFT
- 26 表示領域
- 27 TFT
- 51 TFT
- 52 基板
- 53 平坦化膜
- 54 コンタクトホール
- 55 ドレイン電極
- 56 画素電極
- 57 ソース電極
- 58 液晶層
- 59 導電体
- 60 ブラックマトリクス
- 61 駆動回路
- 62 画素用TFT
- 63 遮光膜
- 64 シールド電極
- 65 対向基板
- 66 シール

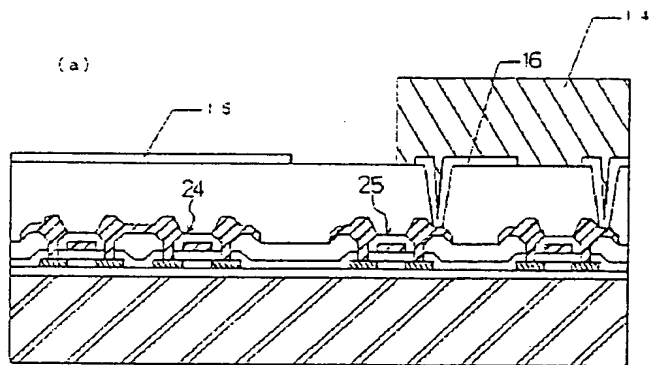
【図1】



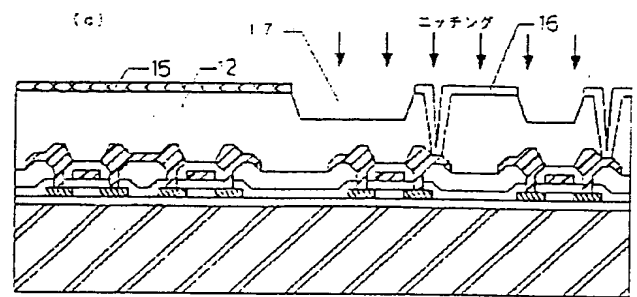
【図2】



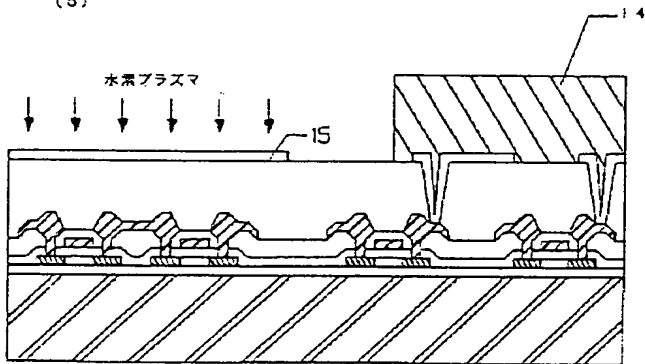
【図3】



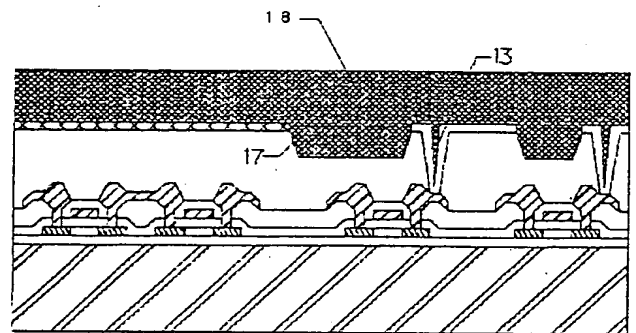
【図4】



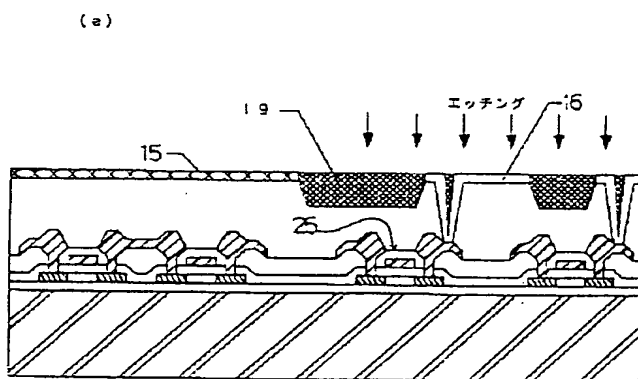
(a)



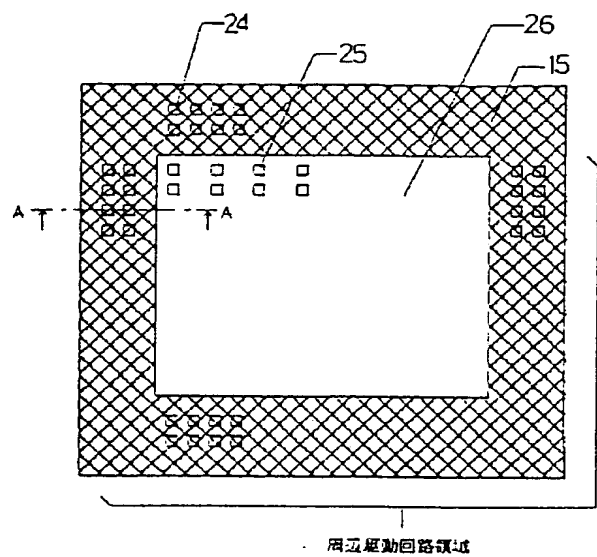
(d)



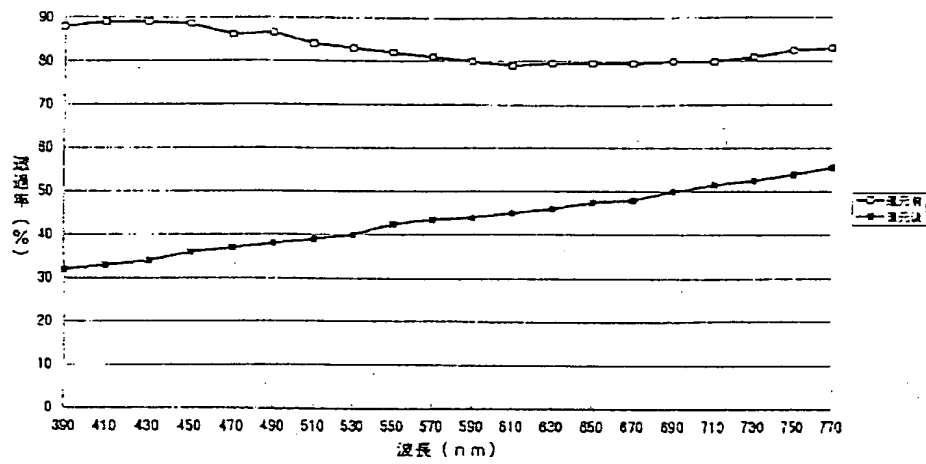
【図5】



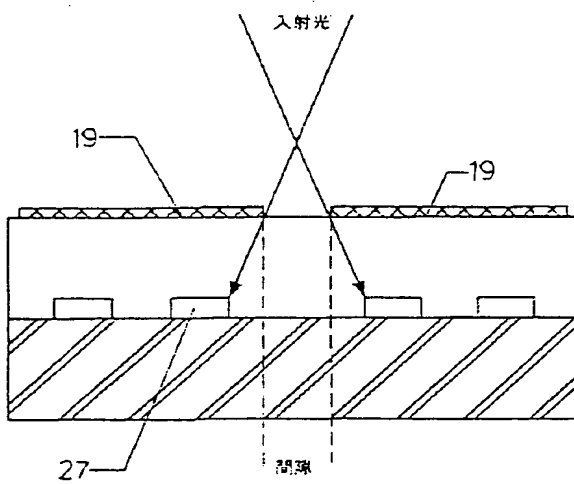
【図6】



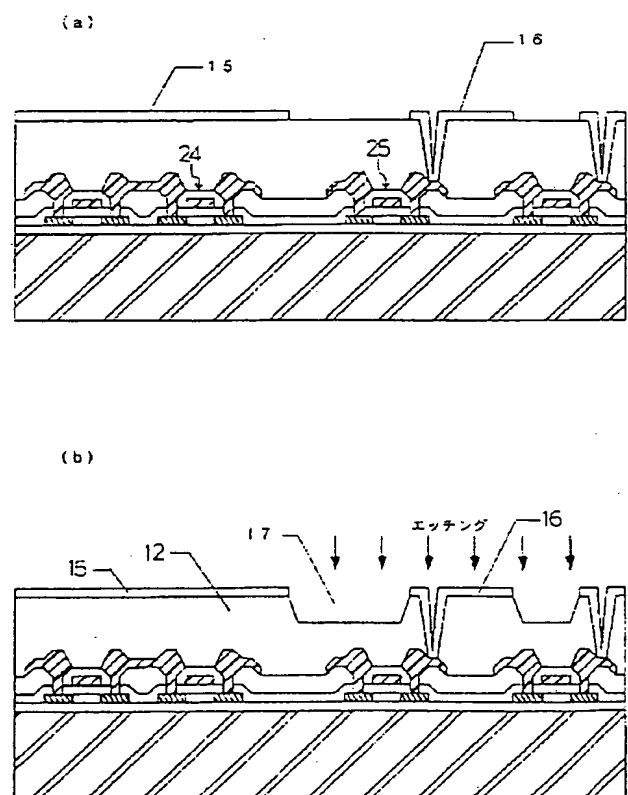
【図7】



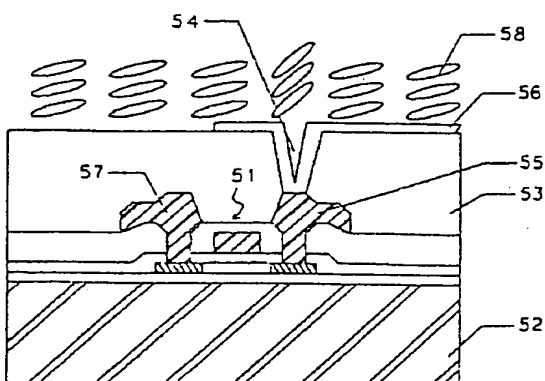
【図8】



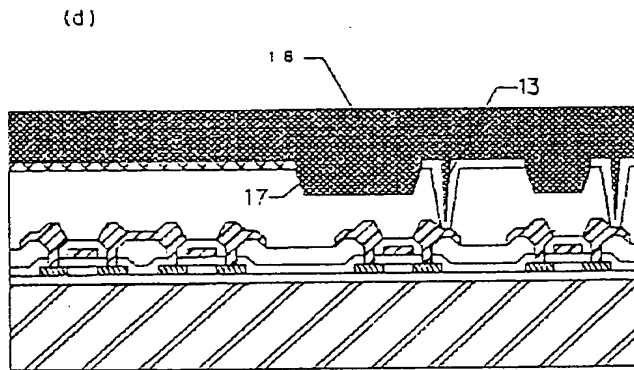
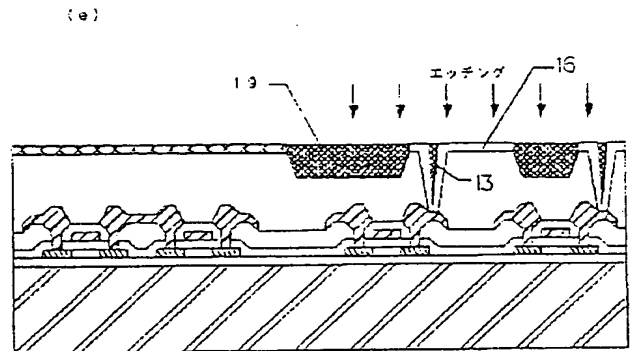
【図9】



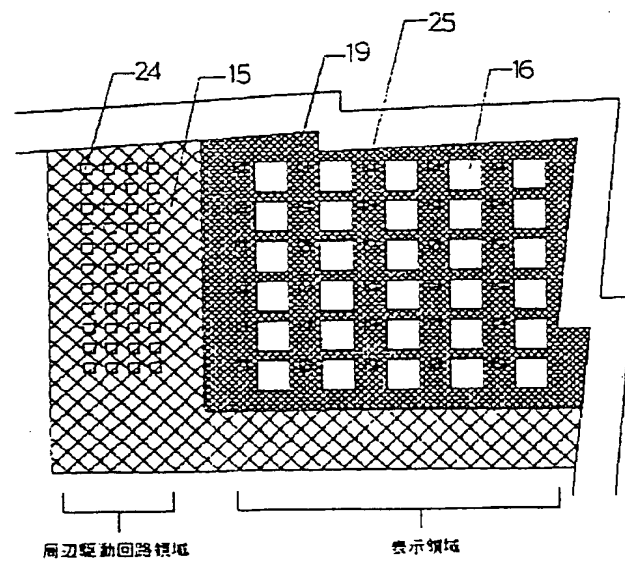
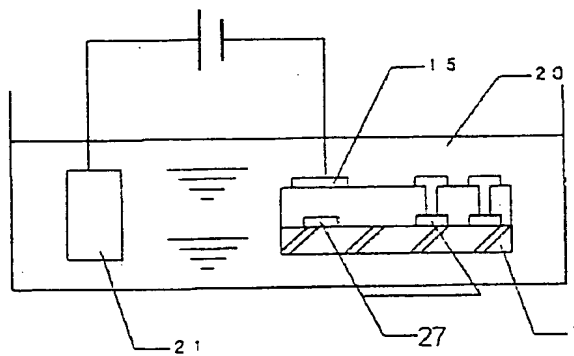
【図15】



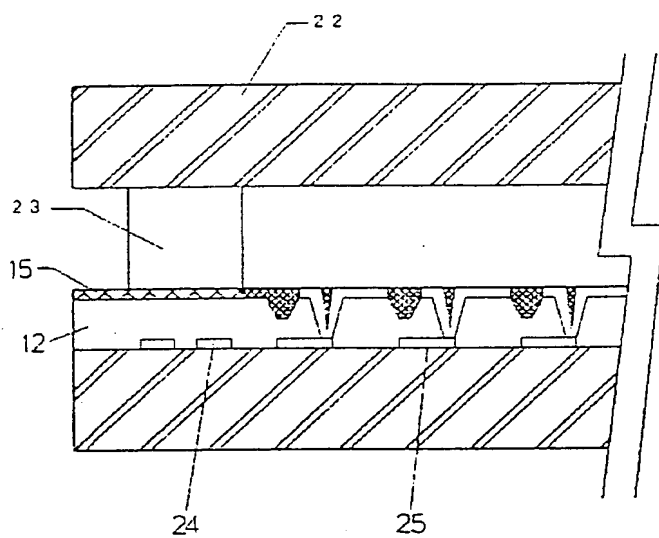
[ 1 1 ]



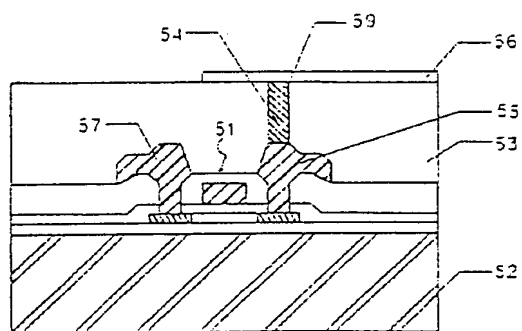
【图 13】



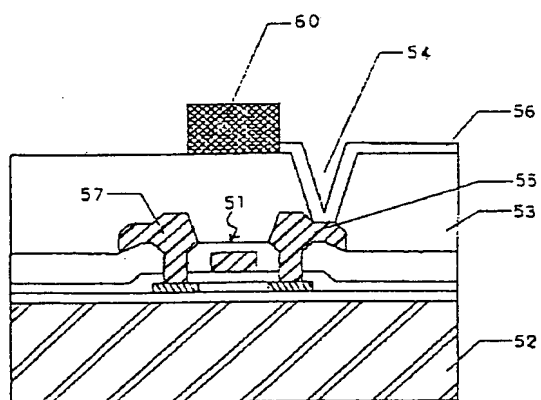
【図14】



【図16】



【図17】



【図18】

